

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-31708

(43) 公開日 平成11年(1999) 2月2日

(51) Int.Cl.⁶

H 0 1 L 21/60

識別記号

3 0 1

F I

H 0 1 L 21/60

3 0 1 L

審査請求 未請求 請求項の数 2 F D (全 6 頁)

(21) 出願番号 特願平9-202381

(22) 出願日 平成9年(1997) 7月11日

(71) 出願人 000124959

株式会社カイジョー

東京都羽村市栄町 3丁目 1番地の 5

(72) 発明者 石井 岩男

東京都羽村市栄町 3-1-5 株式会社カ
イジョー内

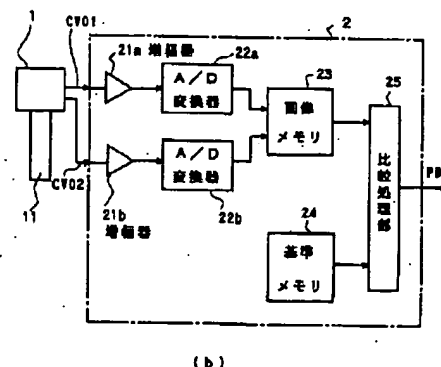
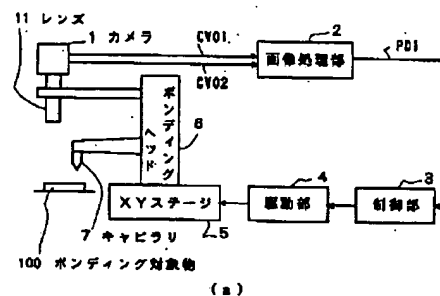
(74) 代理人 弁理士 八幡 義博

(54) 【発明の名称】 ボンダ

(57) 【要約】

【課題】 コストの上昇を最小限に抑えつつ処理時間の短縮をはかる。

【解決手段】 カメラ1を、ワイヤボンディング対象の1枚分の画像を複数本のラインの映像信号に変換して順次出力する際に奇数番目のラインの映像信号CV01及び偶数番目のラインの映像信号CV02の2系統に分けて互いに同一タイミングで並列に出力するカメラとする。画像処理部2を、奇数番目及び偶数番目のラインの映像信号CV01、CV02 それぞれを並列かつ同時に増幅しデジタル変換して並列かつ同時に画像メモリ23に書込んで記憶しこの画像メモリ23に記憶され読出された1枚分の映像信号を基準メモリ24からの基準の映像信号と比較処理しボンディング位置決め情報PDIを出力する回路とする。このボンディング位置決め情報PDIに従ってボンディング位置を決定しボンディングを実行する。



【特許請求の範囲】

【請求項1】 ボンディング対象の1枚分の画像を複数本のラインの映像信号に変換して順次出力する際に奇数番目のラインの映像信号及び偶数番目のラインの映像信号の2系統に分けてこれら奇数番目のラインの映像信号及び偶数番目のラインの映像信号を互いに同一タイミングで並列に出力するカメラと、このカメラからの奇数番目のラインの映像信号及び偶数番目のラインの映像信号それぞれをデジタル型に変換して互いに同一タイミングでかつ並列に画像メモリの所定のアドレスに書込んで記憶し、前記画像メモリに記憶された前記ボンディング対象の1枚分の映像信号を讀出してこのボンディング対象の1枚分の映像信号と対応する基準の映像信号と比較処理しボンディング位置決め情報を出力する画像処理部とを備え、前記ボンディング位置決め情報に従って前記ボンディング対象のボンディング位置を決定しボンディングを実行するようにしたことを特徴とするボンダ。

【請求項2】 前記カメラと、このカメラからの奇数番目のラインの映像信号及び偶数番目のラインの映像信号それぞれをデジタル型に変換する奇数番目用及び偶数番目用のA/D変換器、前記A/D変換器によりデジタル変換された奇数番目のラインの映像信号及び偶数番目のラインの映像信号それぞれを互いに同一タイミングでかつ並列に所定のアドレスに書込んで記憶しこの書込んで記憶された前記ボンディング対象の1枚分の映像信号を所定の手順で読出す前記画像メモリ、前記ボンディング対象に対する基準のボンディング位置情報を含む基準の映像信号を記憶しておき前記ボンディング対象の1枚分の映像信号と対応する前記基準の映像信号を出力する基準メモリ、並びに前記画像メモリからの前記ボンディング対象の1枚分の映像信号と前記基準メモリからの基準の映像信号とを比較処理し前記ボンディング位置決め情報を出力する比較処理部を含む前記画像処理部と、前記ボンディング対象に対しボンディング処理を行うボンディング処理部と、このボンディング処理部及び前記カメラを搭載するXYステージと、前記ボンディング位置決め情報に従って前記XYステージを移動させ前記ボンディング処理部によるボンディングの位置決め制御を行う位置制御駆動部とを有する請求項1記載のボンダ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はボンダに関し、特にカメラからのボンディング対象物の映像信号をこのボンディング対象物の基準位置を示す基準の映像信号と比較してボンディングの位置決めを行う構成のボンダに関する。

【0002】

【従来の技術】ボンダは、主としてトランジスタや半導体集積回路（以下、ICという）等の微細な配線を行う生産設備として広く使用されるようになってきた。この

ボンダは、通常、カメラによりボンディング対象の部分の1枚の画像を複数本のラインの映像信号に変換し、この映像信号を、上記ボンディング対象の部分と対応し、かつその基準位置を示す情報を含む基準の映像信号と比較し、この比較結果に応じてボンディング位置決めを行って微細な配線等を高精度で実施するようになってい

る。
【0003】このようなボンダの従来の代表的な一例のブロック図を図3に、その画像処理部の詳細なブロック図を図4に示す。このボンダは、IC等のボンディング対象物100の1枚のボンディング対象の部分の画像を複数本のラインの映像信号CVOとして順次出力するカメラ1zと、このカメラ1zからの映像信号CVOを増幅して出力する増幅器21、この増幅器21の出力信号をデジタル型に変換して出力するA/D変換器22、このA/D変換器22の出力信号を順次書込んで記憶し出力する画像メモリ23z、ボンディング対象物100の1枚のボンディング対象の部分と対応し且つその基準位置の情報を含む基準の映像信号を記憶しておき出力する基準メモリ24、及び画像メモリ23zから読出された映像信号と基準メモリ24から読出された映像信号とを比較処理しボンディング位置決め情報PDIを出力する比較処理部25を備えた画像処理部2zと、ボンディング対象物100に対しワイヤボンディング処理を行うキャピラリ7と、このキャピラリ7のワイヤボンディング処理の制御を行うと共にカメラ1zを固定するボンディングヘッド6と、このボンディングヘッド6を搭載するXYステージ5と、ボンディング位置決め情報PDIに従ってXYステージ5をX、Y方向に移動させてキャピラリ7によるワイヤボンディングの位置決め制御を行う制御部3及び駆動部4とを有する構成となっている。

【0004】図5(a)、(b)はボンディング対象物100をICとしたときのこのボンダによるワイヤボンディング処理の内容、及びカメラ1zにより得られたボンディング対象の部分の1枚の画像の一例を示す図である。図5(a)に示すように、半導体チップ101の周辺部分に形成された複数のパッド102と、リードフレームの複数のリード103との間を、ボンディングワイヤ200によって対応接続する。このとき、対応するパッド102及びリード103の基準位置に対するずれを検出し、正しい位置でボンディングされるようにXYステージ5の位置を制御する。

【0005】カメラ1zにより得られたボンディング対象の部分の1枚の画像は、例えば、256本のラインの映像信号CVOとして出力される。このとき、256本のラインの映像信号CVOは、図6(a)、(b)に示すようにまず、例えば奇数番目のライン(L1、L3、L5等)が順次出力され、続いて偶数番目のライン(L2、L4、L6等)が出力される（インタレース方式走査方式）。

【0006】このボンダを含む生産設備に対し、生産性の向上が要求されることは極めて当然であり、ボンダによる生産性の向上をはかるためには、その各部における処理時間を短縮する必要がある。

【0007】このボンダにおいて、例えば、カメラ1zにより得られたボンディング対象の部分の1枚分の画像の映像信号を画像メモリ23zに書込んで記憶するまでの時間を短縮するには、カメラ1zにおける各画素の信号（データ）の読出し周期を短く（読出し周波数を高く）すればよい。

【0008】

【発明が解決しようとする課題】ボンダに対しても生産性の向上の要求は強く、その生産性の向上をはかるためには、ボンダの各部の処理時間を短縮することが必要となる。例えば、この従来のボンダにおける、カメラ1zにより得られたボンディング対象の部分の1枚分の画像の映像信号を画像メモリ23zに書込んで記憶するまでの時間を短縮するには、カメラ1zにおける各画素の信号（データ）の読出し周期を短く（読出し周波数を高く）すればよいが、カメラ1zからの映像信号CVOを増幅器21で増幅した後A/D変換器22でデジタル信号に変換して画像メモリ23zに書込む構成となっているので、カメラ1zを高速化するだけでなく、増幅器21、A/D変換器22、及び画像メモリ23zの動作周波数も高くする必要がある、これらの動作周波数には限界があるため、処理時間の短縮には限界があるだけでなく、これらは高価なものとなり、ボンダ全体のコストが上昇するという問題点がある。

【0009】本発明の目的は、上記従来技術の問題点を鑑みて、A/D変換器や画像メモリ等を従来と同程度の動作周波数としても処理時間を短縮することができ、かつ、全体のコストの上昇を抑えることができるボンダを提供することにある。

【0010】

【課題を解決するための手段】本発明は、上記目的を達成するために次のような手段構成を有する。即ち、本発明のボンダは、ボンディング対象の1枚分の画像を複数本のラインの映像信号に変換して順次出力する際に奇数番目のラインの映像信号及び偶数番目のラインの映像信号の2系統に分けてこれら奇数番目のラインの映像信号及び偶数番目のラインの映像信号を互いに同一タイミングで並列に出力するカメラと、このカメラからの奇数番目のラインの映像信号及び偶数番目のラインの映像信号それぞれをデジタル型に変換して互いに同一タイミングでかつ並列に画像メモリの所定のアドレスに書込んで記憶し、前記画像メモリに記憶された前記ボンディング対象の1枚分の映像信号を讀出してこのボンディング対象の1枚分の映像信号と対応する基準の映像信号と比較処理しボンディング位置決め情報を出力する画像処理部とを備え、前記ボンディング位置決め情報に従って前記

ボンディング対象のボンディング位置を決定しボンディングを実行するようにして構成される。

【0011】また、前記カメラと、このカメラからの奇数番目のラインの映像信号及び偶数番目のラインの映像信号それぞれをデジタル型に変換する奇数番目用及び偶数番目用のA/D変換器、前記A/D変換器によりデジタル変換された奇数番目のラインの映像信号及び偶数番目のラインの映像信号それぞれを互いに同一タイミングでかつ並列に所定のアドレスに書込んで記憶しこの書込んで記憶された前記ボンディング対象の1枚分の映像信号を所定の手順で読出す前記画像メモリ、前記ボンディング対象に対する基準のボンディング位置情報を含む基準の映像信号を記憶しておき前記ボンディング対象の1枚分の映像信号と対応する前記基準の映像信号を出力する基準メモリ、並びに前記画像メモリからの前記ボンディング対象の1枚分の映像信号と前記基準メモリからの基準の映像信号とを比較処理し前記ボンディング位置決め情報を出力する比較処理部を含む前記画像処理部と、前記ボンディング対象に対しボンディング処理を行うボンディング処理部と、このボンディング処理部及び前記カメラを搭載するXYステージと、前記ボンディング位置決め情報に従って前記XYステージを移動させ前記ボンディング処理部によるボンディングの位置決め制御を行う位置制御駆動部とを有している。

【0012】

【発明の実施の形態】本発明の一実施の形態は、ボンディング対象の1枚分の画像を複数本のラインの映像信号に変換して順次出力するカメラを、複数本のラインの映像信号を奇数番目のラインの映像信号と偶数番目のラインの映像信号との2系統に分けてこれら奇数番目のラインの映像信号及び偶数番目のラインの映像信号を互いに同一タイミングで並列に出力するカメラとし、このカメラからの映像信号を受けてボンディング位置決め情報を出力する画像処理部を、上記奇数番目のラインの映像信号及び偶数番目のラインの映像信号それぞれをデジタル信号に変換する奇数番目用及び偶数番目用のA/D変換器と、これらA/D変換器によりデジタル変換された奇数番目のラインの映像信号及び偶数番目のラインの映像信号それぞれを互いに同一タイミングで対応するアドレスに並列に書込んで記憶し、この書込んで記憶されたボンディング対象の1枚分の映像信号を所定の手順で読出す画像メモリと、この画像メモリからのボンディング対象の1枚分の映像信号をこの映像信号と対応する基準の映像信号と比較処理してボンディング位置決め情報を出力する比較処理部とを含む回路構成とし、上記ボンディング位置決め情報に従ってボンディング対象に対し、ボンディング位置を決定してボンディングを実行する構成となっている。

【0013】このような構成とすることにより、カメラ、A/D変換器、及び画像メモリの動作周波数を従来

例のものと同一にした場合でも、ボンディング対象の1枚分の映像信号を画像メモリに書込んで記憶する（取り込む）までの時間を、従来例の奇数番目のラインの映像信号を取り込んだ後、偶数番目のラインの映像信号を取り込む方式に比べ、1/2に短縮することができ、ボンダ全体の処理時間を短縮することができる。また、A/D変換器、画像メモリ等の動作周波数は従来例と変わらないので、これらの動作周波数アップに起因するコストの上昇はなく、奇数番目用、偶数番目用の2系統必要になったとしても、そのコストアップは必要最小限に抑えられ、全体のコストアップを抑えることができる。

【0014】また、コストとの兼ね合いでカメラ、A/D変換器、画像メモリ等の動作周波数を高くすれば、更に処理時間を短縮することもできる。

【0015】

【実施例】次に、本発明の実施例について図面を参照して説明する。図1(a)、(b)は、本発明の一実施例を示すブロック図及びこの実施例の画像処理部の内部構成を示すブロック図である。この実施例は、ボンディング対象物100のワイヤボンディング対象部分の1枚分の画像を複数本のラインの映像信号に変換して順次出力する際に奇数番目のラインの映像信号CVO1及び偶数番目のラインの映像信号CVO2の2系統に分けてこれら奇数番目のラインの映像信号CVO1及び偶数番目のラインの映像信号CVO2を互いに同一タイミングで並列に出力するカメラ1と、カメラ1からの奇数番目のラインの映像信号CVO1及び偶数番目のラインの映像信号CVO2それぞれを対応して増幅する増幅器21a、21b、この増幅器21a、21bで増幅された奇数番目のラインの映像信号及び偶数番目のラインの映像信号それぞれをデジタル型に変換する奇数番目用及び偶数番目用のA/D変換器22a、22b、これらA/D変換器22a、22bによりデジタル変換された奇数番目のラインの映像信号及び偶数番目のラインの映像信号それぞれを互いに同一タイミングでかつ並列に対応するアドレスに書込んで記憶し、この書込んで記憶されたワイヤボンディング対象の1枚分の映像信号を所定の手順（例えばインタレース走査方式と対応する手順）で読出す画像メモリ23、ワイヤボンディング対象物100に対する基準のボンディング位置情報を含む基準の映像信号を記憶しておき上記ワイヤボンディング対象の1枚分の映像信号と対応する基準の映像信号を読出す基準メモリ24、並びに画像メモリ23からのワイヤボンディング対象の1枚分の映像信号と基準メモリ24からの基準の映像信号とを比較処理しボンディング位置決め情報PDIを出力する比較処理部25を含む画像処理部2と、ボンディング対象物100に対しワイヤボンディング処理を行うキャピラリ7と、このキャピラリ7のワイヤボンディング処理の制御を行うと共にカメラ1を固定するボンディングヘッド6と、このボンディングヘッド6を

搭載するXYステージ5と、ボンディング位置決め情報PDIに従ってXYステージ5をXY方向に移動させてキャピラリ7によるワイヤボンディングの位置決め制御を行う制御部3及び駆動部4とを有する構成となっている。

【0016】この実施例においては、図2(a)、

(b)に示すように、ワイヤボンディング対象の1枚分の画像の映像信号が、カメラ1から、奇数番目のライン(L1, L3, L5, ……)の映像信号CVO1と偶数番目のライン(L2, L4, L6, ……)の映像信号CVO2とが同時に並列に出力され(2系統)、これら映像信号CVO1, CVO2は、増幅器21a, 21b及びA/D変換器22a, 22bにより、並列かつ同時に増幅されてデジタル変換されて画像メモリ23に並列かつ同時に書込まれ記憶される(取込まれる)。

【0017】従って、増幅器21a, 21b、A/D変換器22a, 22b、及び画像メモリ23の動作周波数を従来例のものと同一にした場合でも、ワイヤボンディング対象の1枚分の映像信号が画像メモリ23に取り込まれるまでの時間を、従来例の1/2に短縮することができる。

【0018】また、増幅器21a, 21b、A/D変換器22a, 22b、画像メモリ23等の動作周波数は従来例の増幅器21、A/D変換器22、画像メモリ23zと同一であるので、周波数アップに起因するコストアップはなく、奇数番目用、偶数番目用の2系統分の回路素子が必要になっても、そのためのコスト増は必要最小限に抑えられ、ボンダ全体のコストアップを抑えることができる。

【0019】なお、この実施例において、コストとの兼ね合いでカメラ1、増幅器21a, 21b、A/D変換器22a, 22b、画像メモリ23等の動作周波数を従来例のものより高くして行けば、当然のことながら、更に処理時間を短縮することができる。

【0020】

【発明の効果】以上説明したように本発明は、ボンディング対象の1枚分の画像の映像信号を、カメラから、奇数番目のラインの映像信号と偶数番目のラインの映像信号とに分けて2系統で並列かつ同時に出力し、これら奇数番目のラインの映像信号及び偶数番目の映像信号それぞれを並列かつ同時に増幅しデジタル変換して画像メモリに並列かつ同時に書込み記憶する構成としたので、A/D変換器や画像メモリ等の動作周波数を従来例と同一にしたとしても、1枚分の画像の映像信号が画像メモリに取込まれるまでの時間を従来例の1/2に短縮することができてボンダ全体の処理時間を短縮することができ、また、動作周波数アップに起因するコストアップはないので、奇数番目用、偶数番目用の2系統分の回路素子が必要になっても、そのためのコスト増は必要最小限に抑えることができ、ボンダ全体のコストアップを抑え

7

ることができる効果がある。

【図面の簡単な説明】

【図1】本発明の一実施例を示すブロック図及びこの実施例の画像処理部の内部構成を示すブロック図である。

【図2】図1に示された実施例によるボンディング対象の1枚分の画像の映像信号をカメラから出力するときの状態を示す図である。

【図3】従来のボンダの一例を示すブロック図である。

【図4】図3に示されたボンダの画像処理部の内部構成を示すブロック図である。

【図5】図3に示されたボンダによるワイヤボンディング処理の状況を示す図、及びワイヤボンディング対象の1枚の画像を示す図である。

【図6】図3に示された実施例によるワイヤボンディング対象の1枚分の画像の映像信号をカメラから出力するときの状態を示す図である。

【符号の説明】

1, 1z カメラ

2, 2z 画像処理部

3 制御部

4 駆動部

5 XYステージ

6 ボンディングヘッド

7 キャビラリ

11 レンズ

21, 21a, 21b 増幅器

22, 22a, 22b A/D変換器

10 23, 23z 画像メモリ

24 基準メモリ

25 比較処理部

100 ボンディング対象物

101 半導体チップ

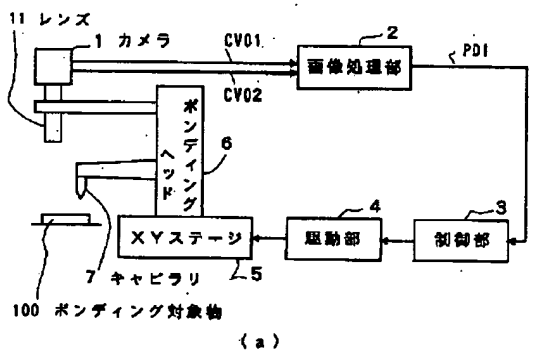
102 パッド

103 リード

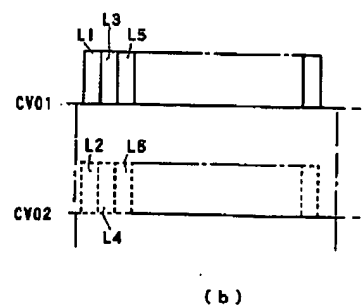
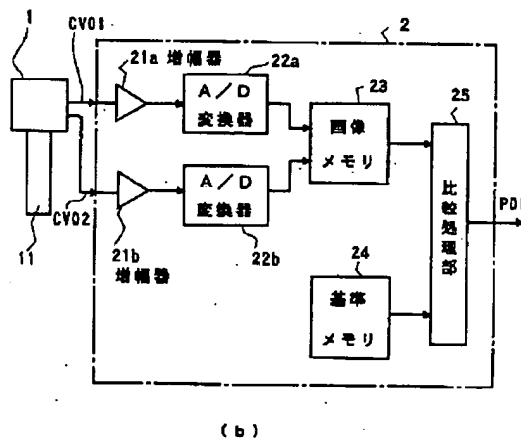
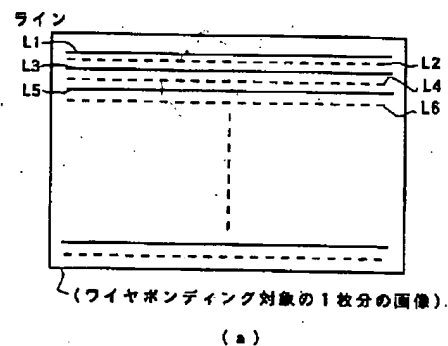
200 ボンディングワイヤ

8

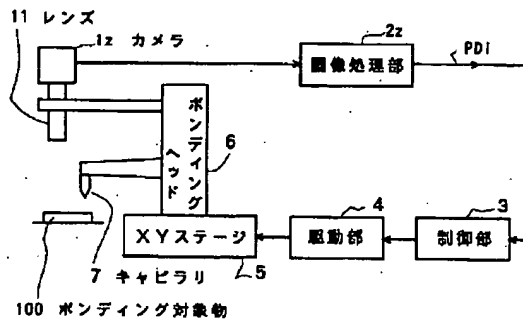
【図1】



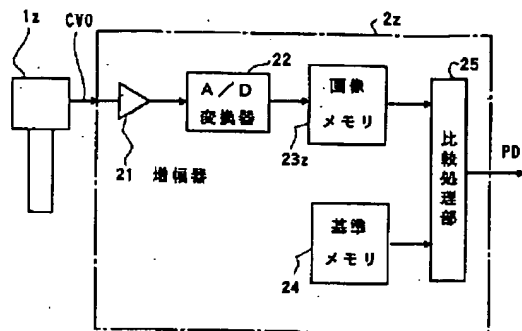
【図2】



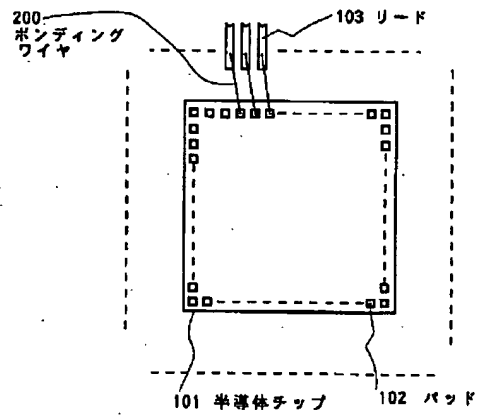
【図3】



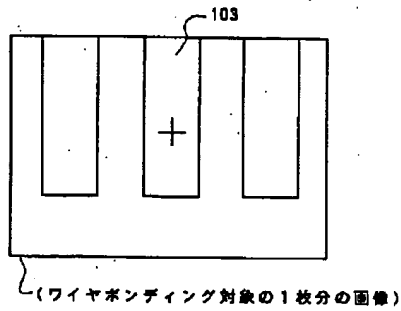
【図4】



【図5】

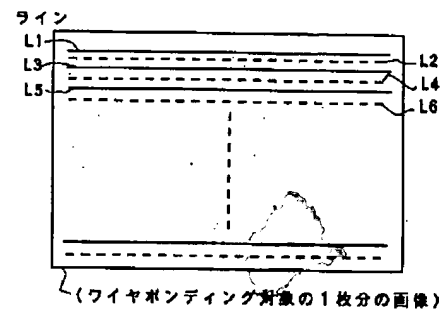


(a)

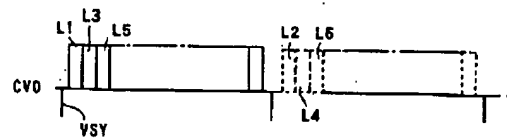


(b)

【図6】



(a)



(b)